

# 半導体へのスピン注入

手 束 展 規\*

## 1. 背 景

われわれの身の回りでは、デジタル家電、携帯電話やスマートフォンなどの高度情報通信機器が利用されており、それらの機器内では、高密度に集積した半導体トランジスタが使われている。これらデバイスの低消費電力化や高速動作化は、これまで、半導体トランジスタの微細化によって成し遂げられてきた。微細化によるシリコン集積回路の高性能化は、限界に近づきつつある、と言われるたびにこの限界を打ち破ってきており、おそらく、もうすこし先もこのまま進歩していくと思われる。しかしながら、一般的なCMOSトランジスタを用いた集積回路は揮発性で、電源が遮断されると情報が失われてしまう。また、微細化が進むにつれてリーク電流が増大し、これを抑制しようとする動作速度は低下する。したがって、情報の維持に必要な待機電力の増大は進む一方である。この待機電力は消費電力全体の10%に達するとの試算もあり、その削減は大きな課題のひとつである。つまり、低消費電力・高速動作、かつ、不揮発性である新しいタイプのトランジスタが求められている。

これらの条件を満たす、新しい動作原理に基づく素子の一つとして、スピンMOSFET(金属酸化膜半導体型電界効果トランジスタ)<sup>(1)-(3)</sup>が考えられており、精力的に研究が進んでいる。スピンMOSFETは、電極(ソース・ドレイン)として強磁性体を用いており、電子の持つ自由度の一つであるスピンを積極的に利用することで、磁性の持つメモリ機能とトランジスタの機能を併せ持つ。スピンMOSFETでは、一般的なトランジスタと同様に、ゲート電極にかかる電圧によってソースとドレイン間の電流量を制御する。また、磁性体ソース電極から半導体へ電流を流すことで、電子スピンの偏極した状態が半導体中に作り出される。半導体中のスピン偏極した電子は、ドレイン電極へと流れ込もうとするが、ソース電極とドレイン電極の磁化の向きによって流れやすさ(抵抗値)

が変わる。すなわち、各強磁性電極の磁化配列が平行の場合、スピン偏極した電流は流れるが、反平行の場合、電流は流れない。したがって、磁化の方向を電流で検出する記憶素子としても利用できる。このように、電極を強磁性体に置き換えることで、トランジスタの論理演算機能とメモリの機能を併せ持つ素子が実現される。

スピンMOSFETなどの強磁性体/半導体ハイブリッドデバイス実現のためには、半導体中にスピン注入(スピン偏極した状態を創り出し)、それを制御・検出する必要がある。ここでは、それらデバイス実現のために求められる、半導体へのスピン注入とその検出に関する最近の研究動向について紹介する。

## 2. 強磁性金属から半導体へのスピン注入

非磁性体中へのスピン注入・検出の模式図を図1に示す。強磁性電極と非磁性体の接合界面には、様々な目的に応じて、絶縁体層などが挿入される場合がある。いずれにせよ、強磁性電極から非磁性体中へスピン偏極した電流を流すことで、非磁性体中においてスピン偏極した状態が創り出され、その状態を検出する。非磁性体が金属か半導体かではスピン注入のしやすさ(効率)が異なる。これは、強磁性金属と半導

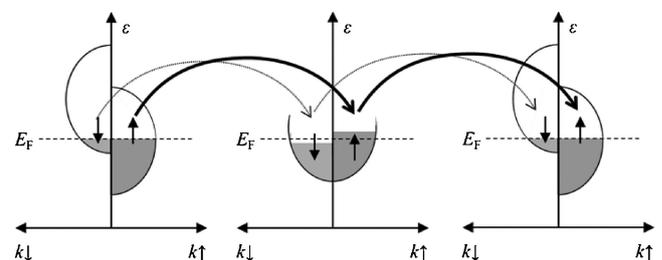


図1 強磁性体から非磁性体へのスピン注入とその検出の概念図。

\* 東北大学准教授；大学院工学研究科知能デバイス材料科学専攻(〒980-8579 仙台市青葉区荒巻字青葉 6-6-02) Spin Injection into Semiconductors; Nobuki Tezuka (Department of Materials Science, Graduate School of Engineering, Tohoku University, Sendai)  
Keywords: spin injection, semiconductor, spintronics, magnetoresistance, spin polarization  
2014年1月20日受理[doi:10.2320/materia.53.215]

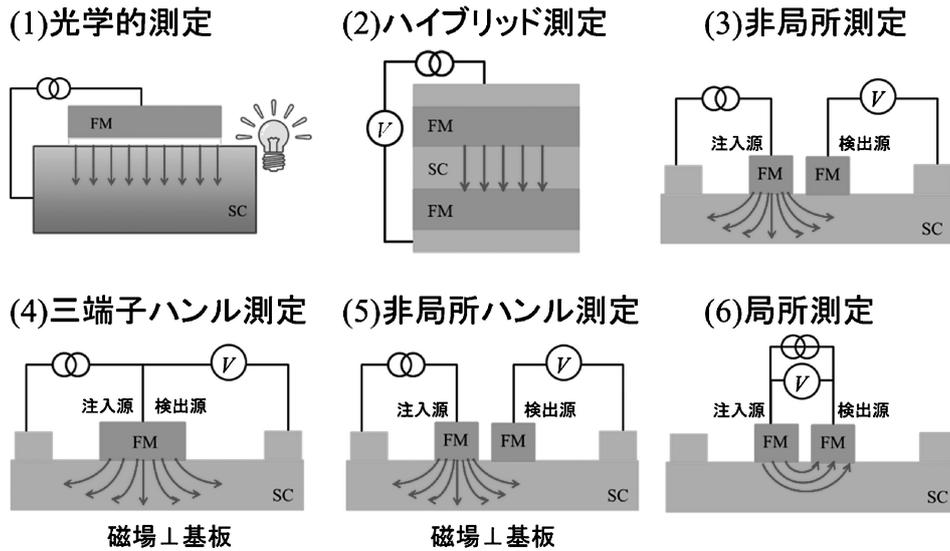


図2 非磁性体へのスピン注入の各検出方法. FM: 強磁性体, SC: 半導体

体の電気抵抗やスピン拡散長が大きく異なることによるが、これについては後で述べる。

まずは、このような半導体中へのスピン注入とその検出方法について紹介する。スピン注入の検出には様々な方法が提唱されている。大別して、光を用いる方法(図2(1))<sup>(4)-(7)</sup>と電気伝導を用いる方法<sup>(8)-(11)</sup>が挙げられる。スピンMOSFETのような電子デバイスの実現を目指すのであれば、最終的には、スピン注入とその検出に起因した電気的特性、すなわち磁気抵抗(Magnetoresistance: MR)効果の評価が必須である。したがって、ここでは特に、MR測定によるスピン注入・検出について紹介する。

MR測定の中でも、ハイブリッド配置<sup>(10)</sup>、四端子非局所配置<sup>(9)</sup>、三端子配置<sup>(11)</sup>、二端子局所配置<sup>(8)</sup>などの測定方法が提案・報告されている。上記スピン注入検出素子の模式図を図2に示す。MR測定を用いる方法では、基本的にスピン注入電極と検出電極の磁化の向きを制御する必要がある。それぞれの目的に応じて、両電極の保磁力差やスピンの歳差運動を利用して、磁場の印加方向が膜面内や膜面直方向に分かれる。

ハイブリッド配置(図2(2))では、上下の強磁性金属の保磁力差を利用し、磁化配列が平行か反平行かでMR効果が観察される。この現象は、巨大磁気抵抗(GMR)効果やトンネル磁気抵抗(TMR)効果と同じである。

四端子非局所測定(図2(3))では、強磁性電極(注入電極)から半導体中に、一方の強磁性電極と反対方向に電流を流す。半導体チャネル中の電流が流れている部分においてスピン偏極が誘起されるが、半導体チャネル中における電気化学ポテンシャルの連続性を保つため、電流が流れている方向とは逆の方向についてもスピン偏極が誘起される。このときの半導体中における各スピン電子の電気化学ポテンシャルの様子を図3に示す。スピン偏極により、各スピン電子の電気化学ポテンシャルは異なる値を持ち、スピン緩和により、この

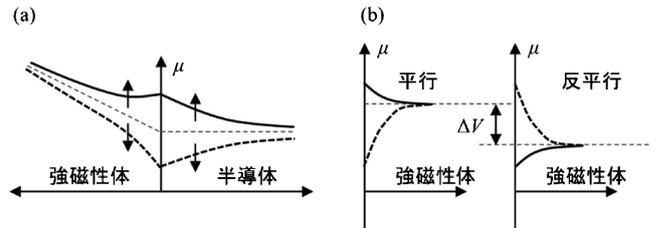


図3 (a) スピン注入電極/非磁性体界面近傍、および (b) スピン検出電極界面における電気化学ポテンシャル。

スピン偏極状態は指数関数的に減衰する。スピン偏極がもう一方の強磁性電極(検出電極)まで維持されていれば、その界面における電気化学ポテンシャルの連続性を保つため、検出電極の電気化学ポテンシャルはスピン偏極する。各強磁性電極の磁化配列が平行か反平行かで、検出電極における電気化学ポテンシャルの平衡位置は異なるため、結果として、スピン偏極に伴う電位差が生じる。この電位差はスピン注入効率に比例するため、この電位差を検出することで、半導体へのスピン注入を評価することが可能となる。四端子非局所測定は、スピンを注入する電極と検出する電極が異なる(検出電極に電流が流れていない)ため、他のMR効果の影響が少なく、スピン注入の評価に適していると言われている。しかしながら、スピン注入・検出効率が悪い場合、検出される信号が小さく、その観測が容易でないのが欠点である。

三端子 Hanle 測定(図2(4))では、スピン注入の方法は四端子非局所測定と同様である。しかし、半導体中のスピン蓄積を検出する電圧端子は、スピン注入する電極、ならびにスピン偏極が十分緩和するほど離れた電極に接続する。ここで強磁性電極の磁化困難軸方向(一般的には膜面直方向。なお、他の測定では基本的に膜面内方向に磁場を掃引する)に磁場を掃引しながら、この電極配置で測定を行うことを考える。ゼロ磁場では、半導体中のスピン蓄積に伴い、注入電極

界面においてスピン偏極に伴う電位差が生じる。一方、磁場の印加により、半導体中のスピンの磁場方向を中心として歳差運動するため(スピン緩和)、スピン偏極に伴う電位差が減少する。したがって、印加磁場に対して電圧を測定することで、半導体へのスピン注入に伴う電圧変化が検出される。この電圧変化も、原理的には、スピン注入効率に比例するため、電圧変化の大きさを比較することで、スピン注入効率の評価が可能となる。三端子 Hanle 測定では注入・検出電極が同一であり、半導体へ注入されたスピンの緩和する前(すなわち、スピン偏極に伴う電位差がまだ大きい)と後の電圧変化を見るため、比較的大きな信号が得られる。また、デバイス構造は、電極の各寸法と電極間距離をスピン拡散長以上とする必要がある。一方、四端子非局所測定では、注入・検出電極間の距離を短くした方が大きな信号が得られる。つまり、デバイス作製という点についても、三端子 Hanle 測定の方が簡便である。ただし、注入・検出電極が同一であるために問題がおこる可能性があるが、これについては後で述べる。注入と検出電極を異なる Hanle 測定として、非局所 Hanle 測定(図 2(5))がある。スピン注入を検出する確実な方法とされるが、原理上得られる電圧出力が小さくなるため、実験報告は少ない。

最後に、二端子局所測定(図 2(6))について述べる。この測定は、膜面内方向の強磁性体/半導体/強磁性体直列回路を考えればよく、この回路における MR 効果(磁化配置の平行・反平行に起因した電圧変化)により、半導体中へのスピン注入を検出する。ただし、強磁性体中やその直下の電気伝導を含んだ測定であるため、各電極、チャンネルの抵抗の大小関係によっては、異方性 MR 効果や局所ホール効果など、他の MR 効果との区別を行う必要があり、注意を要する。しかしながら、スピン MOSFET は二端子局所配置を基本とすることが予想され、この配置における測定が応用上重要になると考えられる。

### 3. 半導体中へのスピン注入に関する実験報告

次に各測定配置での代表的な実験結果について述べる。

#### (1) ハイブリッド型

図 4 に、Fe/MgO/n-GaAs/MgO/Fe 接合の磁気抵抗曲線を示す<sup>(10)</sup>。各測定温度において、磁化の平行・反平行に依存する抵抗の変化が観測された。5 K で 11.7%、300 K で 2.8% の MR 比が得られている。一般的な TMR 比とスピン分極率の関係を示す式から、この場合の絶縁体/半導体を介したスピン分極率は、0.14(9K)、0.035(RT)と見積もられた。ここでは、Fe のスピン分極率を 0.40 と仮定している。図 5(a) に MR 比の印加電圧、ならびに、印加電流依存性を示す。測定温度が低温・室温ともに、概して、印加電圧の増加に伴い磁気抵抗比は減少している。これは、TMR 効果とほぼ同様の結果である。ゼロバイアス近傍では少し様子が異なっており、この部分を拡大した MR 比の印加電流依存性

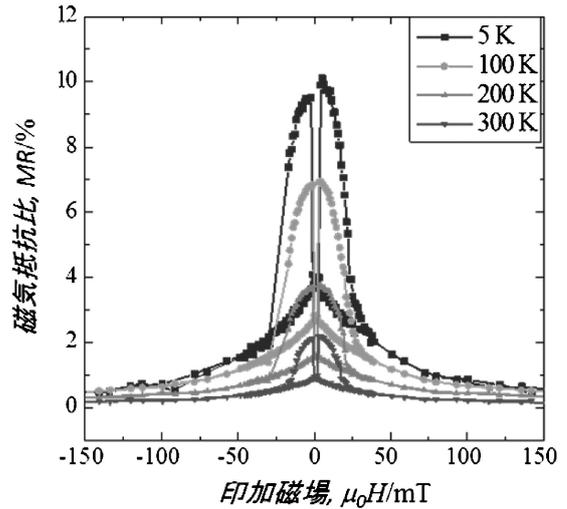


図 4 ハイブリッド配置における磁気抵抗曲線。

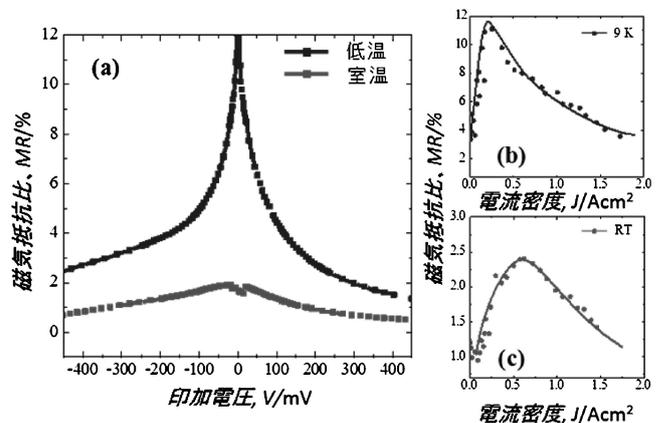


図 5 ハイブリッド配置における磁気抵抗比の(a)バイアス電圧依存性、および(b),(c)電流密度依存性(ゼロバイアス近傍)。(b)は 9 K、(c)は室温における結果。

が図 5(b)(c)である。印加電流を増大すると半導体中へのスピン注入電子が増え、その結果、半導体中におけるスピン偏極度が増したと考えられる。この傾向は、Smith ら<sup>(12)</sup>の計算結果で説明することができる。

#### (2) 四端子非局所測定、三端子 Hanle 測定

それぞれの測定で得られる代表的な MR 曲線を図 6 に示す<sup>(9)(11)</sup>。四端子非局所測定では、両強磁性電極の保磁力差により磁化配置の平行・反平行状態が創り出され、両状態で電圧差が生じている。両強磁性電極間の距離を変えた試料を作製し、電圧変化の電極間距離依存性を調べることで、半導体中におけるスピン拡散長を見積もることができる。また、磁化困難軸方向に磁場を掃引しながら四端子非局所測定を行うことで(四端子非局所 Hanle 測定)、スピン注入効率などを見積もることが可能となる。

一方、三端子 Hanle 測定では、磁化困難軸方向に磁場を

印加することで、抵抗が徐々に減少している。この曲線をフィッティングすることによりスピ注入効率やスピ緩和時間を見積もることができる。

これまでに報告されている、両測定方法によるスピ注入とその検出、ならびに算出されたスピ注入効率を表1と表2にまとめた<sup>(9)(11)(13)-(23)</sup>。四端子非局所測定では、得られたスピ注入効率は小さく、かつ、低温における結果が多い。一方、三端子 Hanle 測定においては、得られたスピ注入効率は比較的大きく、かつ、室温における結果も多く報告されている。しかしながら、得られたスピ信号は理論予測値よりも大きく、スピ注入効率が1を超えるような報告もある<sup>(11)(19)-(21)</sup>したがって、三端子 Hanle 測定によるスピ注入とその検出の評価を行っていくためには、この原因について明らかにする必要がある。

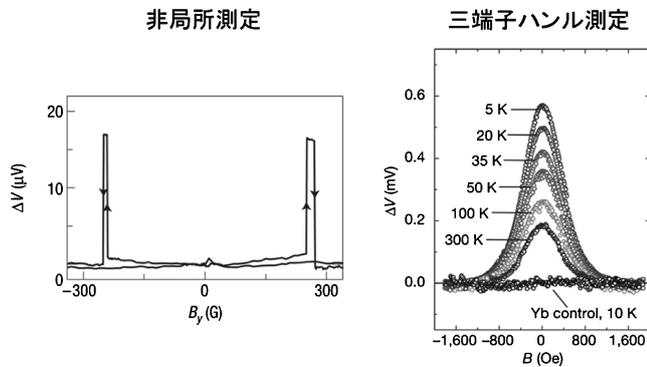


図6 四端子非局所測定<sup>(9)</sup>と三端子 Hanle 測定<sup>(11)</sup>の典型的な磁気抵抗曲線。

表1 四端子非局所測定によるスピ注入・検出のこれまでの報告<sup>(9)(13)-(18)</sup>。

素子構造	測定温度	スピ注入効率	参考文献
Fe/n-GeAs	50 K	16% ?	9
Fe/Al <sub>2</sub> O <sub>3</sub> /Si	10 K	—	13
Py/InAs QW	20 K (295 K)	1.9% (1.4%)	14
GaMnAs/AlGaAs/n-GaAs	4.2 K	50%	15
Fe/MgO/n-Si	8 K (300 K)	3.6% (1.2%)	16
Fe/MgO/n-Ge	4 K	0.23%	17
CoFe/n-GaAs	4.2 K	4%	18

表2 三端子 Hanle 測定によるスピ注入・検出のこれまでの報告<sup>(11)(19)-(23)</sup>。測定はすべて室温。γはスピ注入効率。

素子構造	$\Delta R A_{\text{exp}} / \text{k}\Omega\mu\text{m}^2$	$\Delta R A_{\text{theo}} / \text{k}\Omega\mu\text{m}^2$	参考文献
NiFe/Al <sub>2</sub> O <sub>3</sub> /n-Si	3 (γ > 1)	3 × 10 <sup>-3</sup>	11
CoFe/SiO <sub>2</sub> /n-Si	1.2 (γ > 1)	8 × 10 <sup>-3</sup>	19
CoFe/MgO/n-Si	4.8 (γ > 1)	> 6.6 × 10 <sup>-3</sup>	20
CoFe/MgO/n-Ge	170 (γ > 1)	> 6.5 × 10 <sup>-2</sup>	21
CoFe/MgO/n-Si	~0.79 (γ = 0.47)	1.7	22
CoFe/n-Si	~1.65 (γ ~ 0.25)	~6.6	23

#### 4. 半導体への高効率スピ注入を達成するための指針

強磁性体から非磁性体へのスピ注入・検出は、当初、非磁性金属に関するものが主であり、非磁性半導体へと展開されたのは、2000年頃からである。金属と半導体との場合で大きく異なるのは、その電気伝導率(抵抗)であり、強磁性体と比べ非磁性体の電気抵抗が非常に大きな場合、大きなスピ注入効率を得るのは困難となる。界面に抵抗がないことを仮定した強磁性体/半導体接合におけるスピ注入効率と強磁性体のスピ分極率の関係性を図7<sup>(24)</sup>に示す。強磁性体のスピ分極率が高いほどスピ注入効率は高くなる傾向にあるが、強磁性体と半導体の電気抵抗率の差が大きいほど、スピ分極率の変化に対するスピ注入効率の変化は鈍くなる ( $P < 1$ )。特に、強磁性体が金属の場合においては、強磁性体のスピ分極率が1に近い領域以外ではスピ注入効率はほぼゼロとなる。この原因は、以下のとおりである。

一般的に、半導体は金属に比べ電気抵抗率が高く、スピ拡散長も長いので、いわゆるスピ抵抗が大きい。スピ抵抗とは、スピの散乱されやすさを示すパラメータであり、各材料の電気抵抗率とスピ拡散長の積で定義される。そして、その値が小さい材料ほどスピは散乱されやすい。したがって、強磁性金属中では非磁性半導体中よりもスピが極めて散乱されやすいと言える。ここで界面抵抗が存在しない状況で強磁性体からスピ偏極した電子(電流)を半導体へと流し込む場合を考える。このとき、半導体中にスピ偏極した状態を作りだそうとするが、強磁性体/半導体界面での電流と電気化学ポテンシャルの連続性を保たなければならない、スピを散乱させることで平衡状態を保とうとする。しかし、先述のとおり、半導体中よりも強磁性体中の方がスピを散乱しやすいので、強磁性体中でより多くのスピ散乱が起こる。したがって、半導体中に一度注入されたスピ電子が半導体から強磁性体へと戻った方がこの平衡状態を保ちやすく、結果として、界面において電子のスピ偏極率はほと

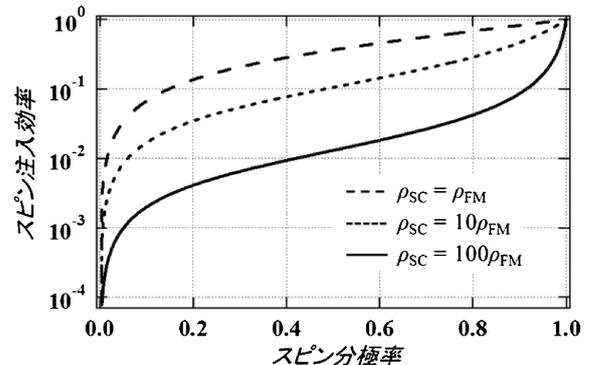


図7 強磁性体のスピ分極率に対するスピ注入効率の推移(界面抵抗がない場合)<sup>(24)</sup>。

んどゼロとなる．つまり，界面抵抗のない強磁性体/半導体接合では，スピン注入効率がほとんどゼロとなる[図8(a)<sup>(25)</sup>].

この問題の解決策として，強磁性電極に高スピン分極率材料を用いることのほかに，強磁性体/半導体界面にトンネル障壁を挿入することが提案されている．つまり，界面抵抗を制御することでスピン注入効率の低下を抑制する．強磁性体/半導体界面に界面抵抗を挿入した場合，界面に電気化学ポテンシャルの跳びが存在し[図8(b)<sup>(25)</sup>]，平衡状態を保つためにスピン散乱が生じても，界面におけるスピン偏極に伴う電気化学ポテンシャル差は維持される．すなわち，半導体中にスピン偏極した状態が保たれる．

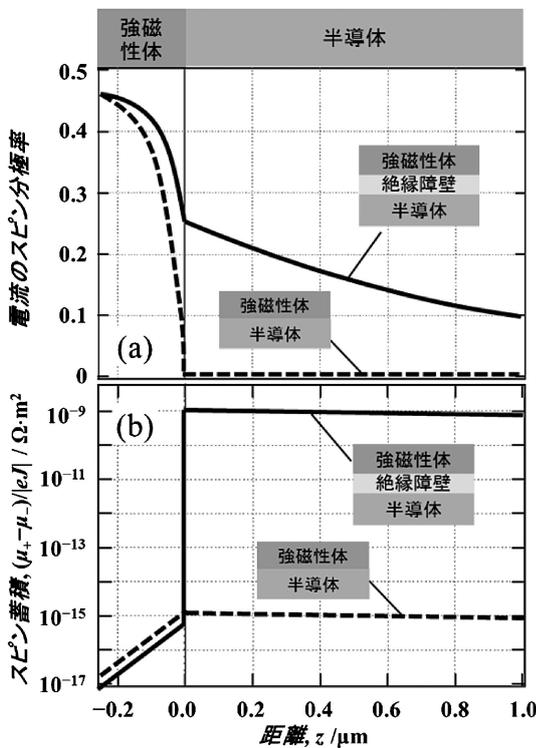


図8 界面抵抗がない場合とある場合の強磁性体/半導体界面における(a)電流のスピン偏極率，および(b)スピン蓄積の推移<sup>(25)</sup>．

## 5. 高効率スピン注入へ向けた研究

先述したように，スピン MOSFET を含め，半導体を用いたスピントロニクスデバイスの実現のためには，半導体中の電子がスピン偏極した状態を生み出す必要がある．その一方，強磁性体から半導体へのスピン注入には困難が伴い，工夫が必要とされる．これまで我々は，高スピン分極率材料とトンネル障壁挿入というアプローチにより，半導体中への高効率スピン注入を目指して研究を行ってきた<sup>(26)-(30)</sup>．そこで，これまでに我々が行ってきた研究について，以下で述べる．

半導体への高効率スピン注入実現のために，強磁性体(BCC 構造)/MgO/半導体接合が用いられる．これは，MgOのコヒーレントトンネリングによる高スピン注入源と MgO 絶縁障壁による界面抵抗を用いたものである．我々の研究室では，Co<sub>2</sub>FeAl<sub>0.5</sub>Si<sub>0.5</sub>(CFAS)/GaAs 接合による半導体へのスピン注入を試みた．CFAS はフルホイスラー合金のひとつで，TMR 効果の研究から，規則構造をとることで高いスピン分極率を示すことがわかっている<sup>(31)-(33)</sup>．したがって，スピン注入源の一つの候補である．CFAS/GaAs 接合では，界面にショットキー障壁が形成されトンネル障壁となる．また，両材料の格子定数の差は小さく，規則構造を持った CFAS が容易に得られる．図9に三端子 Hanle 測定，四端子非局所測定，局所測定のデバイス模式図と MR 曲線を示す<sup>(26)(28)</sup>．それぞれ磁化の向き，もしくは両電極の磁化の平行・反平行状態に対応する曲線となっており，半導体へのスピン注入に起因する電圧変化である．

ここで，フルホイスラー合金のスピン分極率はその構造規則度に依存し，構造の規則性が高いものほど，高いスピン分極率を示す．表3に示すように，CFAS の構造規則度は，成膜温度の上昇とともに増し，573 K 以上で L<sub>2</sub>1 構造を持つ<sup>(27)</sup>．したがって，成膜温度の上昇に伴い電極のスピン分極率は高くなっていると考えられる．図10にスピンシグナルの CFAS の成膜温度依存性を示す．三端子 Hanle 測定で得られたスピンシグナルは，成膜温度の上昇により小さくなった<sup>(27)</sup>．一方，四端子非局所測定では，573 K でスピンシグ

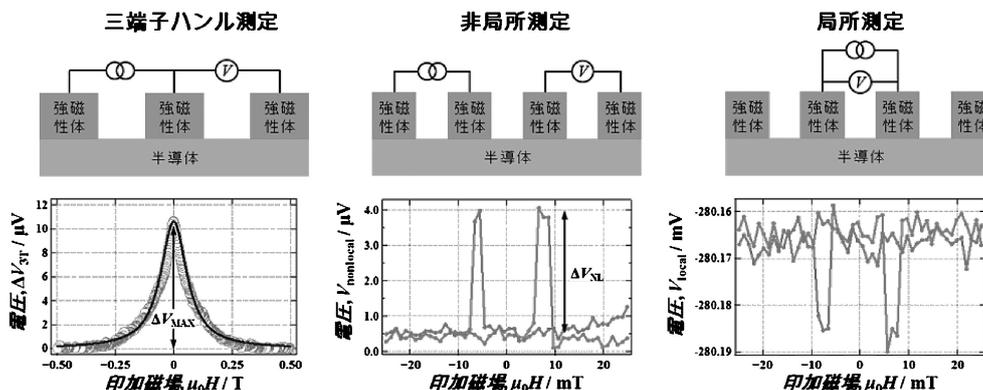


図9 Co<sub>2</sub>FeAl<sub>0.5</sub>Si<sub>0.5</sub>/n-GaAs 接合を有するデバイスに対して行った各測定における典型的な磁気抵抗曲線<sup>(26)(28)</sup>．

表3  $\text{Co}_2\text{FeAl}_{0.5}\text{Si}_{0.5}$  の成膜温度 ( $T_{\text{CFAS}}$ ) と結晶構造の関係<sup>(27)</sup>.

$T_{\text{CFAS}}$	300 K	373 K	473 K	573 K	673 K
構造(規則度)	A2+B2	A2+B2	A2+B2	B2+L2 <sub>1</sub>	B2+L2 <sub>1</sub>

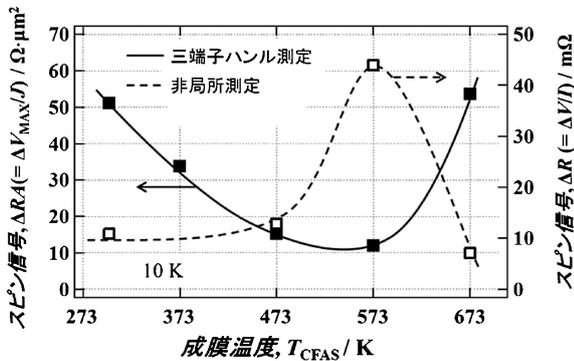


図10  $\text{Co}_2\text{FeAl}_{0.5}\text{Si}_{0.5}/\text{n-GaAs}$  接合を有するデバイスに対して行った三端子 Hanle 測定, および四端子非局所測定において得られたスピニングナルの  $\text{Co}_2\text{FeAl}_{0.5}\text{Si}_{0.5}$  成膜温度依存性<sup>(27) (29)</sup>.

ナルが大きくなる<sup>(29)</sup>. 四端子非局所測定から得られた結果は, 理論モデルと CFAS の構造規則度から予想される傾向に一致している一方, 三端子 Hanle 測定の結果は逆の傾向にある. また, 三端子 Hanle 測定における MR 曲線を解析した結果, スピン注入効率が 1 を超える試料もあることが分かった. 四端子非局所測定は一般的に信頼性の高いスピン注入効率評価方法であるため, 同測定で得られた結果から, CFAS 成膜温度の上昇に対してスピン注入効率は向上していると言える. それに対し, ここでの三端子 Hanle シグナルの大きさは, スピン注入効率以外の要因によって変化している可能性がある.

三端子 Hanle 測定で得られた結果を説明するモデルとして, 強磁性電極/半導体接合界面に存在する局在準位を介した電気(スピン)伝導が考えられる<sup>(34)</sup>. つまり, 強磁性体→半導体へのダイレクトなトンネル伝導と, 強磁性体→局在準位→半導体の 2 段階のトンネル伝導の 2 種類の伝導が存在し, 接合の状態により, この 2 種類の寄与の割合が異なる. 局在準位中でスピン偏極した状態が創り出されたとき, それによって生じる電気化学ポテンシャル差は, 半導体チャンネル中のスピン偏極に伴う電気化学ポテンシャル差よりも大きくなる. したがって, 局在準位を介した 2 段階のトンネル伝導が生じることで, 三端子 Hanle 測定で得られるスピニングナルの大きさは, 半導体チャンネルへのスピン注入のみを考えた理論モデルから想定される値よりも大きくなる. また, ダイレクトなトンネル伝導と, 2 段階のトンネル伝導の割合が変化することで, 三端子 Hanle シグナルの大きさも変化する<sup>(35)</sup>.

今回我々が作製した試料における三端子 Hanle シグナル

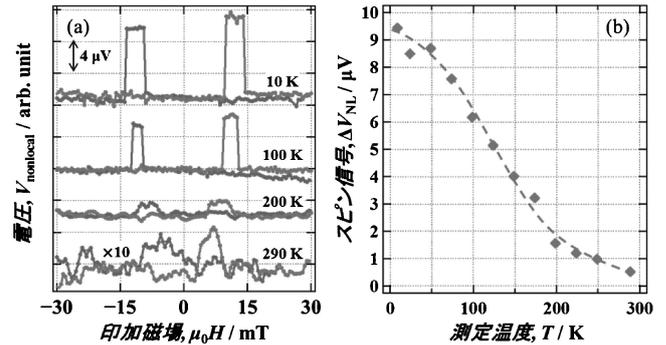


図11 (a)  $\text{Co}_2\text{FeAl}_{0.5}\text{Si}_{0.5}/\text{n-GaAs}$  接合を有する面内スピン輸送素子に対して行った各測定温度における四端子非局所測定の結果, および(b)四端子非局所シグナルの測定温度依存性<sup>(30)</sup>.

の異常増大や CFAS 成膜温度に対する傾向は, 2 段階トンネル伝導の存在, ならびにその寄与の割合変化を考慮することで説明できた<sup>(27)</sup>. この局在準位を介した伝導が生じていても, 最終的に半導体中へのスピン伝導に寄与してくれば, 将来のデバイスへの応用の際に問題とならないはずであるが, 現在のところこの辺りははっきりしていない. このシグナル増大を有効に活用する方法が見出されれば, デバイスの特性を大幅に向上させることができるかもしれない.

最後に四端子非局所測定におけるスピニングナルの測定温度依存性を図11に示す<sup>(30)</sup>. スピニングナルは低温から室温まで観測できており, 測定温度の上昇とともに単調に減少していた. スピニングナルの注入・検出電極間距離依存性を調べた結果, 10 K でのスピン拡散長は  $1.6 \mu\text{m}$  であった. これは, 他の方法から見積もられた値や過去の類似した報告とほぼ一致しており<sup>(18) (36)</sup>, 得られた結果が妥当であると言える. 四端子非局所測定により, 室温でスピニングナルを観測したとの報告はあまりなく, 高スピン分極率フルホイ슬ー合金を用いた試みでは本研究が初めての結果である. CFAS が室温において高効率なスピン注入とその検出を実現する上で有効な材料であると言える. また, 測定温度の上昇に伴うスピニングナル低下の原因であるが, 詳細は述べないが, CFAS のスピン分極率(スピン注入・検出効率)は温度に対してほぼ一定であり, 半導体中のスピン緩和時間(スピン拡散長)と伝導度の温度依存性が主な原因である, と示す結果が得られている.

以上, 強磁性体から半導体へのスピン注入について, その観測方法と現状について概説した. 半導体スピントロニクスデバイス実現のためには, 更なるスピン注入・検出効率の向上が求められるが, 年々その特性は向上し, 室温でも観測されるようになってきている. 今後この分野の研究が更に発展し, 半導体スピントロニクスデバイスが実現することを期待する.

ここで紹介した我々の研究の一部は, 科学研究費補助金, 戦略的国際科学技術協力推進事業, 旭硝子財団の研究助成に

より行われた。東日本大震災からの研究施設復興にご尽力いただきました方々に感謝します。また、三橋史典氏、吉田昌弘氏、小野寺学史氏、斉藤達哉氏に多大なるご協力を頂き、感謝いたします。

## 文 献

(1) M. Tanaka and S. Sugahara: IEEE Trans. Electron Devices, **54** (2007), 961–976.  
 (2) T. Tanamoto, H. Sugiyama, T. Inokuchi, T. Marukame, M. Ishikawa, K. Ikegami and Y. Saito: J. Appl. Phys., **109**(2011), 07C312.  
 (3) Y. Saito, T. Inokuchi, M. Ishikawa, H. Sugiyama, T. Marukame and T. Tanamoto: J. Electrochem. Soc., **158** (2011), H1068.  
 (4) Y. Ohno, D. K. Young, B. Beschoten, F. Matsukura, H. Ohno and D. D. Awschalom: Nature, **402**(1999), 790.  
 (5) R. Fiederling, M. Keim, G. Reuscher, W. Ossau, G. Schmidt, A. Waag and L. W. Molenkamp: Nature, **402**(1999), 787.  
 (6) A. T. Hanbicki, B. T. Jonker, G. Itskos, G. Kioseoglou and A. Petrou: Appl. Phys. Lett., **80**(2002), 1240.  
 (7) S. A. Crooker, M. Furis, X. Lou, C. Adelman, D. L. Smith, C. J. Palmström and P. A. Crowell: Science, **309**(2005), 2191–2195.  
 (8) C.-M. Hu, J. Nitta, A. Jensen, J. Hansen and H. Takayanagi: Phys. Rev. B, **63**(2001), 125333.  
 (9) X. Lou, C. Adelman, S. A. Crooker, E. S. Garlid, J. Zhang, K. S. M. Reddy, S. D. Flexner, C. J. Palmström and P. A. Crowell: Nat. Phys., **3**(2007), 197–202.  
 (10) N. Tezuka, F. Mitsuhashi and S. Sugimoto: J. Phys. Conf. Ser., **266**(2011), 012109.  
 (11) S. P. Dash, S. Sharma, R. S. Patel, M. P. de Jong and R. Jansen: Nature, **462**(2009), 491–494.  
 (12) D. Smith and R. Silver: Phys. Rev. B, **64**(2001), 045323.  
 (13) O. M. J. van't Erve, A. T. Hanbicki, M. Holub, C. H. Li, C. Awo-Affouda, P. E. Thompson and B. T. Jonker: Appl. Phys. Lett., **91**(2007), 212109.  
 (14) H. C. Koo, H. Yi, J.-B. Ko, J. Chang, S.-H. Han, D. Jung, S.-G. Huh and J. Eom: Appl. Phys. Lett., **90**(2007), 022101.  
 (15) M. Ciorga, A. Einwanger, U. Wurstbauer, D. Schuh, W. Wegscheider and D. Weiss: Phys. Rev. B, **79**(2009), 165321.  
 (16) T. Suzuki, T. Sasaki, T. Oikawa, M. Shiraishi, Y. Suzuki and K. Noguchi: Appl. Phys. Express, **4**(2011), 023003.  
 (17) Y. Zhou et al.: Phys. Rev. B, **84**(2011), 125323.  
 (18) T. Uemura, T. Akiho, M. Harada, K. Matsuda and M. Yamamoto: Appl. Phys. Lett., **99**(2011), 082108.  
 (19) C. H. Li, O. M. J. van't Erve and B. T. Jonker: Nat. Commun.,

**2**(2011), 245.  
 (20) K.-R. Jeon, B.-C. Min, I.-J. Shin, C.-Y. Park, H.-S. Lee, Y.-H. Jo and S.-C. Shin: Appl. Phys. Lett., **98**(2011), 262102.  
 (21) K.-R. Jeon, B.-C. Min, Y.-H. Jo, H.-S. Lee, I.-J. Shin, C.-Y. Park, S.-Y. Park and S.-C. Shin: Phys. Rev. B, **84**(2011), 165315.  
 (22) M. Ishikawa, H. Sugiyama, T. Inokuchi, K. Hamaya and Y. Saito: Appl. Phys. Lett., **100**(2012), 252404.  
 (23) K. Hamaya, Y. Ando, K. Masaki, Y. Maeda, Y. Fujita, S. Yamada, K. Sawano and M. Miyao: J. Appl. Phys., **113**(2013), 17C501.  
 (24) G. Schmidt, D. Ferrand, L. Molenkamp, A. Filip and B. van Wees: Phys. Rev. B, **62**(2000), R4790–R4793.  
 (25) A. Fert and H. Jaffrès: Phys. Rev. B, **64**(2001), 184420.  
 (26) T. Saito, N. Tezuka and S. Sugimoto: IEEE Trans. Magn., **47** (2011), 2447–2450.  
 (27) T. Saito, N. Tezuka, M. Matsuura and S. Sugimoto: Jpn. J. Appl. Phys., **52**(2013), 063001.  
 (28) T. Saito, N. Tezuka, M. Matsuura and S. Sugimoto: IEEE Trans. Magn., **49**(2013), 4327–4330.  
 (29) T. Saito, N. Tezuka, M. Matsuura and S. Sugimoto: Appl. Phys. Lett., **103**(2013), 122401.  
 (30) T. Saito, N. Tezuka, M. Matsuura and S. Sugimoto: Appl. Phys. Express, **6**(2013), 103006.  
 (31) N. Tezuka, N. Ikeda, A. Miyazaki, S. Sugimoto, M. Kikuchi and K. Inomata: Appl. Phys. Lett., **89**(2006), 112514.  
 (32) N. Tezuka, N. Ikeda, S. Sugimoto and K. Inomata: Jpn. J. Appl. Phys., **46**(2007), L454–L456.  
 (33) N. Tezuka, N. Ikeda, F. Mitsuhashi and S. Sugimoto: Appl. Phys. Lett., **94**(2009), 162504.  
 (34) M. Tran, H. Jaffrès, C. Deranlot, J.-M. George, A. Fert, A. Miard and A. Lemaître: Phys. Rev. Lett., **102**(2009), 036601.  
 (35) R. Jansen, A. M. Deac, H. Saito and S. Yuasa: Phys. Rev. B, **85** (2012), 134420.  
 (36) R. Dzhioev, K. Kavokin, V. Korenev, M. Lazarev, B. Meltser, M. Stepanova, B. Zakharchenya, D. Gammon and D. Katzer: Phys. Rev. B, **66**(2002), 245204.



手展展規

★★★★★★★★★★★★★★★★★★★★  
 1998年 東北大学 博士(工学)取得  
 1998年 東北大学工学部特別研究員(日本学術振興会特別研究員)  
 1999年 ハンブルグ大学客員研究員(日本学術振興会特別研究員)  
 2000年 東北大学工学部助手  
 2007年4月- 現職  
 ©新規磁性材料・磁気デバイスの開発に従事。磁性薄膜やナノサイズ磁性体の開発、および、それらを用いたデバイスの開発を中心に活動中。  
 ★★★★★★★★★★★★★★★★★★★★★★